

数字电路故障模块诊断的神经网络方法研究*

潘中良¹, 熊银根²

(1. 华南师范大学物理系, 广东 广州 510631; 2. 中山大学无线电电子学系, 广东 广州 510275)

摘 要: 对数字电路系统的测试, 提出一种基于神经网络的电路故障模块诊断方法, 对方法的诊断系统模型、故障特征的获取、网络结构的确定与调整、诊断的流程等进行了详细论述. 由于传统的电路故障诊断方法是通过对故障字典的搜索来确定发生的故障, 这对庞大的故障字典来说既复杂又费时, 因此文中的方法可显著提高传统故障字典法的效率.

关键词: 数字电路; 故障诊断; 神经网络; 遗传进化

中图分类号: TN407; TP11 **文献标识码:** A **文章编号:** 0529-6579 (2001) 04-0051-04

随着集成电路技术的发展, 电路设计已从以逻辑门为基本单元的 SSI 设计, 逐渐过渡到以模块(或功能块)为主的 MSI、LSI 和 VLSI 设计, 在一个模块中可包含多个功能块或若干元件, 对电路模块的测试方法可分为两大类: 功能测试和结构测试, 两者相比功能测试易于实现但不完备, 而结构测试虽方法复杂, 但比功能测试有效、精确. 本文主要讨论结构测试. 近年来人们对测试电路中每一信号线(节点)的固定型故障做了大量研究^[1-4], 通过这些方法能为被测电路生成一个完备测试集 T , 使用测试集 T 能检测电路中每一节点是否发生故障. 对电路模块的测试, 由于只需找到有故障的模块, 而不必详细了解到底是模块的哪个节点发生了故障, 这时若直接采用整个电路的测试集来检测故障模块则效率不高, 目前在这方面还没有十分有效的方法, 本文对此提出一种基于神经网络的电路故障模块诊断方法, 对方法中所采用的故障特征的获取、网络结构的确定等进行了详细论述.

1 电路故障模块的诊断

1.1 电路模块与测试集

对一给定数字电路, 可将其模型化为多个模块的互连. 把电路中的故障按如下方式作分类: 一种是模块间互连线的故障, 另一种是模块内部节点的故障. 由于我们的主要目标是测试电路中的故障模块, 因此这里仅讨论模块内部节点的固定型 $s-a-0$ 或 $s-a-1$ 故障. 由于常规的测试

生成方法求得的电路测试集一般只能用于故障检测, 在此先计算每一模块的定位测试集. 设电路中有 t 个故障 $f_i (i = 1, 2, \dots, t)$, 首先用基于模拟的测试方法^[1] 生成电路的一个测试集 T , 设 T 共有 s 个矢量 $U_i (i = 1, 2, \dots, s)$. 把在测试 U_i 的作用下电路的正常响应(输出)记为 F_{i0} , 电路的故障响应记为 $F_{ij} (j = 1, 2, \dots, t)$, 这样可得一矩阵 $F = (F_{i0} \ F_{ij})$, F 是 $s \times (t+1)$ 阶矩阵. 把 F 表示成 $t+1$ 个列向量的形式 $F = (F_0 \ F_1 \ F_2 \ \dots \ F_t)$. 把 F_0 的元素分别与 $F_i (i = 1, 2, \dots, t)$ 的元素做异或运算, 得到一 $s \times t$ 阶矩阵 T_{D0} . 把矩阵 T_{D0} 中的元素记为 $T_{D0}(i, j)$, 若 $T_{D0}(i, j)$ 的值为 1 则表示测试矢量 U_i 能检测故障 f_j , 若为 0 则表示不能检测. 与计算矩阵 T_{D0} 类似, 把 $F_i (i = 1, 2, \dots, t-1)$ 的元素分别与 $F_j (j = i+1, i+2, \dots, t)$ 的元素做异或, 得到 $t-1$ 个矩阵 $T_{D1}, T_{D2}, \dots, T_{D(t-1)}$. 将得到的这些矩阵组成一新矩阵 $T_D = (T_{D0} \ T_{D1} \ T_{D2} \ \dots \ T_{D(t-1)})$, T_D 就为电路的诊断矩阵.

1.2 模块特征的计算

对电路 C 的一个模块 C_i , 它可能包含多个故障, 这时在矩阵 T_D 中找出能诊断这些故障的所有测试矢量, 将它们构成一个能诊断该模块故障的测试集 T_i , 设 T_i 有 m_i 个测试矢量, $T_i = \{t_{i1}, t_{i2}, \dots, t_{im_i}\}$, 整个电路 C 的测试集 $T = \{T_1, T_2, \dots, T_n\}$. 若直接用测试集 T 来进行电路模块的定位, 在电路规模较大时效率低. 因此我们在这里使用

* 基金项目: 国家自然科学基金资助项目 (60006002); 广东省自然科学基金资助项目 (001172)

收稿日期: 2000-11-04; 作者简介: 潘中良 (1966-), 男, 副研究员, 博士; 通讯联系人: 熊银根.

神经网络,利用它的学习能力和大规模并行处理能力,实现电路诊断知识的自动获取.对每一模块 C_i 对应的测试集 T_i 中的测试矢量分别做如下的处理.对 T_i 中的每一个矢量 $t_{ij}(j=1,2,\dots,m_i)$ 进行傅氏变换(Fourier),把变换之后的 $t_{ij}(w)(j=1,2,\dots,m_i)$ 作为模块 C_i 的一个特征,变换的计算方法如下:首先把 T_i 中测试矢量 t_{ij} 用如下的波形图表示,例如对矢量 0101101,其波形图如图 1 所示,图中 $x_k(k=1,2,\dots,8)$ 为任意选定的不为 0 的实数,为方便这里选 x_k 都为正整数,且使 $x_{k+1} = x_k + \zeta, \zeta$ 为一个不等于 0 的正常数.

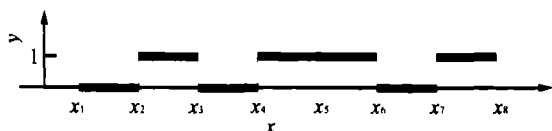


图1 测试矢量的波形图

Fig.1 The waveform of test pattern

设测试矢量 t_{ij} 的波形图对应的函数为 $f_{ij}(x)$,由于 $f_{ij}(x)$ 的导数 $g_{ij}(x)$ 有如下形式: $g_{ij}(x) = \sum \alpha_k \delta(x - x_k)$,这里 $\delta(x)$ 为单位冲击函数, α_k 为常数,其值为 0 或 1,因此函数 $f_{ij}(x)$ 的傅氏变换 $F_{ij}(w)$ 为

$$\begin{aligned} F_{ij}(w) &= \frac{1}{jw} \int_{-\infty}^{+\infty} \frac{df_{ij}}{dx} \exp(-jwx) dx = \\ &= \frac{1}{jw} \int_{-\infty}^{+\infty} \sum \alpha_k \delta(x - x_k) \exp(-jwx) dx = \\ &= \frac{1}{jw} \sum \alpha_k \exp(-jwx_k) = \\ &= - \sum \alpha_k \left(\frac{\sin(w \cdot x_k)}{w} + j \frac{\cos(w \cdot x_k)}{w} \right) \end{aligned}$$

$|F_{ij}(w)|$ 的值随 w 的增加而减少,这里, $w = 2u\pi/v, u$ 为整数, v 为波形周期.选取较小的 w 值,即取波形周期 v 充分大,对电路测试集中所有的测试矢量 $t_{ij}(1 \leq i \leq n, 1 \leq j \leq m_i)$ 分别计算其傅氏变换 $F_{ij}(w)$,使这些 $|F_{ij}(w)|$ 的值互不相同,从而得到模块 C_i 的特征集 $F_i = \{F_{i1}(w), F_{i2}(w), \dots, F_{im_i}(w)\}$.

1.3 诊断神经网络的建立

令 $m = \max(m_1, m_2, \dots, m_n)$.建立 3 层 BP 神经网络如下:输入层由 m 个神经元 $x_i(1 \leq i \leq m)$ 组成,输出层有 n 个神经元 $z_i(1 \leq i \leq n)$,每个神经元 z_i 分别对应于电路模块 C_i . z_i 的取值为 0 或 1,它为 0 时表示模块 C_i 有故障,为 1 时表示模块

C_i 无故障.隐层神经元 y_i 的数目的确定方法将在后面给出.网络的学习样本是:输入向量为 $(d_{i1}, d_{i2}, \dots, d_{im_i}, 0, \dots, 0)^T$ 时对应的输出向量为 $e_i = (0, 0, \dots, 1, \dots, 0)^T$, e_i 是 n 维单位向量,用它表示电路的第 i 个模块 C_i 有故障.输入向量中的 $d_{i1}, d_{i2}, \dots, d_{im_i}$ 分别是神经元 $x_1, x_2, \dots, x_{m_i}$ 的输入值,当 $m_i < m$ 时,其它神经元 $x_{m_i+1}, x_{m_i+2}, \dots, x_m$ 的输入值取为 0.这里 $d_{ik}(k=1,2,\dots,m_i)$ 的取值为 $F_{ik}(w)$ 或 0,例如 d_{i1} 的取值为 $F_{i1}(w)$ 或 0.在一个学习样本中, $d_{i1}, d_{i2}, \dots, d_{im_i}$ 的取值应至少有一个不为 0.对 BP 网络隐层神经元数目的确定人们常常是根据实际情况凭经验来进行,往往会造成网络多次训练之后仍无法达到满意的正确率,对此采用遗传算法(GA)^[2,5]来进行处理,其步骤分为如下两步:①对神经网络的结构进行编码.例如对图 2 所示网络的神经元间权值做编码时可采用 4 位,经编码后对应的位串(个体)为: $\langle 1, 3 \rangle = (1 \underline{111})$, $\langle 1, 4 \rangle = (1 \underline{010})$, $\langle 2, 3 \rangle = (0)$, $\langle 2, 4 \rangle = (1 \underline{000})$, $\langle 1, 5 \rangle = (0)$, $\langle 2, 5 \rangle = (0)$, $\langle 3, 5 \rangle = (1 \underline{010})$, $\langle 4, 5 \rangle = (1 \underline{110})$.其中矢量的第一位为连接位,它的值为 0 时表示两神经元间无连接,相应权值为 0;它的值为 1 时表示两神经元间有连接关系,其后带下划线的位串对应的值即为权值.图 2 的网络结构经编码之后的个体为 11110101010000010101110.在实际过程中可把权值编码成长度为 L 的二进制字符串形式,权值与串之间有如下关系:

$$W_i = W_{\min} + B(i) \cdot [W_{\max} - W_{\min}] / (2^L - 1)$$

式中, W_i 为权值, $B(i)$ 是 L 位字符串所表示的二进制整数, $W_{\min}$ 和 $W_{\max}$ 是网络中所有权值的变化范围 ($W_{\min} \leq W_i \leq W_{\max}$).②选择一种评价准则作为遗传算法种群中个体的适值函数,然后用选择、交叉和变异等操作产生一个与给定条件相适应的网络结构.

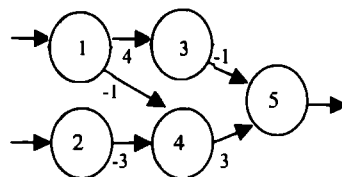


图2 一种神经网络

Fig.2 Topology of a neural network

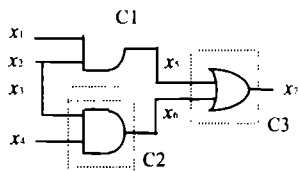


图3 单输出电路

Fig.3 Example logic circuit

确定神经网络结构的具体过程如下: ①确定遗传算法的种群规模 N 的值; ②随机产生一组二进制字符串(个体) $Z_i (i = 1, 2, \dots, N)$, 每一个体表示网络的一种结构; ③根据权值与二进制串的关系, 把每一个体进行译码, 得到神经元间的权值; 对每一网络输入学习样本, 求出网络的误差, 并确定每一个体 Z_i 的适值 h_i ; ④对当前种群中的个体进行一定的选择、交叉与变异等遗传操作, 产生下一代种群; ⑤返回③, 直至当前种群中有一个个体的网络误差小于给定值或迭代次数超过了预先确定的上限。

这里对如上过程做如下说明: 种群中的每一个体 Z_i 对学习样本的处理, 以及它的适值 h_i 的确定方法是, 取网络节点的作用函数 $f(x) = 1/(1 + e^{-x})$, 在把个体译码成对应的网络之后, 把一个样本(学习模式)的值作为网络输入层单元的输出 $\{I_i\}$, 用输入层到隐层的权值 $\{W_{ji}\}$ 和隐层单元的阈值 θ_j 求出隐层单元 j 的输出 G_j ; 用隐层神经元的输出 $\{G_j\}$, 隐层到输出层的权值 $\{V_{kj}\}$ 以及输出层单元 k 的阈值 ϕ_k 求出输出层单元 k 的输出 Y_k :

$$G_j = f\left(\sum_i W_{ji} I_i - \theta_j\right),$$

$$Y_k = f\left(\sum_j V_{kj} \cdot G_j - \phi_k\right),$$

$$E = \sum_m \sum_k e_{mk}^2$$

这样可得到网络对该样本的误差 $e_{mk} = Y_{mk} - Y_{mk}$, 这里 Y_{mk} 和 Y_{mk} 分别为第 m 个样本时第 k 个输出神经元的期望输出与实际输出。对其它的学习样本依此进行, 并求出 E 的值。定义个体 Z_i 的适值 $h_i = 1/E$ 。按如上方法选择神经网络的结构, 用学习样本对网络进行训练, 直到输出层神经元的误差满足要求为止。训练好的神经网络就具有模式分类和推理功能, 在测试工程师提供了被测电路的有关测试数据后, 通过神经网络的前馈算法的运算, 就可得出该电路故障模块诊断

的有关结论。这一过程依次为: 测试矢量生成→故障字典→模块特征→神经网络的建立→故障模块的诊断。

2 应用实例

对如上讨论的电路故障模块诊断方法, 已用 C++ 语言在 586 计算机上实现。对被测电路用标准的电路描述语言 (CDL) 进行描述, 在此描述文件的后半部分包含了电路的模块划分信息。用并行故障模拟方法^[1]来生成电路模块的测试集 T_i 。对图 3 所示电路, 将它划分为 3 个模块 C_1 , C_2 和 C_3 。由并行故障模拟测试生成方法, 得到电路的一个完备测试集为 $T = \{t_1, t_2, t_3, t_4\}$, 其中, $t_1 = (010)$, $t_2 = (011)$, $t_3 = (101)$, $t_4 = (110)$ 。通过对测试集 T 中的矢量做一定的操作例如进行异或运算等, 可得到: 测试 $\{t_2, t_4\}$ 可以检测电路中的一切 s-a-0 故障, 并加以定位; 测试 $\{t_1, t_3\}$ 能检测出电路中的一切 s-a-1 故障, 并能对除节点 x_2 和节点 x_3 的 s-a-1 不能区分外, 其余均能定位。因此可得到测试样本为: $E_1 = (011, 110; 1, 0)$, $E_2 = (011, 110; 0, 1)$, $E_3 = (011, 110; 0, 0)$, $E_4 = (010, 101; 1, 1)$ 。测试样本的含义是, 例如对 E_1 , 当输入矢量为 011 ($x_1 = 0$, $x_2 = 1$, $x_4 = 1$) 时电路的输出值为 1, 且当输入矢量为 110 时电路的输出值为 0, 就说明模块 C_1 有故障。这样测试样本 E_1 , E_2 和 E_3 (或 E_4) 分别说明模块 C_1 故障, C_2 故障和 C_3 故障。把如上的 4 个测试样本分别做傅氏变换, 得到每一电路模块的特征集, 然后建立 BP 网络。把权值编码成长度为 $L = 8$ 的二进制字符串形式。在使用遗传算法时, 种群规模 N 取为 10, 交叉操作采用二点交叉, 变异概率 P_m 取为 0.001。实验时初始网络的连接权值在 $[-150, 150]$ 上随机选取, 神经元的阈值是随机地赋予 $[-1, 1]$ 之间的值, 隐层神经元数目在 $[1, 50]$ 上随机选取。按照如上步骤, 在 586 计算机上经过约 140 次迭代优化, 就使网络的误差小于 10^{-4} , 从而获得了需要的神经网络结构。这里的迭代次数是方法重复运行 10 次所需迭代次数的平均值。所得网络对测试样本的识别率为 100%, 能完全实现对例子电路中故障模块的定位。

本文的电路故障模块诊断方法适用于组合逻

辑电路和时序电路,对它做一定的扩充也可用于数模混合电路.此外,由于电路结构的复杂性或测试方法等原因,当获得的电路测试集不是对电路模块而言的完备定位测试集时,应采取一定的措施例如重新生成相关模块的测试集;对故障模块特征的计算也可根据实际情况而选用小波变换等方式.

参考文献:

[1] 陈光禹,张世箕.数据域测试及仪器[M].北京:电

子工业出版社,1994.

- [2] 潘中良.数字电路测试的神经网络方法的研究与实现[D].成都:电子科技大学,1997.
- [3] W Y J. Scan-based BIST fault diagnosis[J]. IEEE Trans on CAD, 1999, 18(2): 203 - 211.
- [4] MILOR L. A tutorial introduction to research on analog and mixed-signal circuit testing[J]. IEEE Trans on Circuits and Systems- II, 1998, 45(10): 1389 - 1407.
- [5] RUDOLPH. Convergence analysis of canonical genetic algorithms[J]. IEEE Trans on Neural Network, 1994, 5(1): 96 - 101.

A Neural Network Approach to Block Level Circuits Fault Diagnosis

PAN Zhong-liang¹, XIONG Yin-gen²

(1. Department of Physics, South China Normal University, Guangzhou 510631, China;

2. Department of Electronics, Zhongshan University, Guangzhou 510275, China)

Abstract: A technique for fault diagnosis of digital circuits and systems at block level is proposed. The Fourier transform methods are employed to obtain the features of logic blocks, the structure of neural networks which accord with the circuit under test is presented. The neural network gradually acquires and refines the knowledge of test samples via genetic evolution of the topology and weight distribution of network. The fault features can then be used as inputs to the neural networks, and the trained network is used to yield diagnosis results. The proposed technique enhances the efficiency of the conventional fault dictionary methods.

Keywords: digital circuits; fault diagnosis; neural networks; genetic algorithms