

# 降低有源功率因数校正变流器电压应力的方法<sup>\*</sup>

高 潮<sup>1</sup>, 罗世国<sup>2</sup>

(1. 佛山科学技术学院自动化系, 广东 佛山 528000  
2. 佛罗里达中部大学电气和计算机工程系, 佛罗里达 奥兰多 FL32816)

**摘 要:** 单级功率因数校正变流器的研究已经得到比较广泛的展开, 但其在大功率变流器中的实际应用却受到较高开关电压应力因素的限制, 为此分析了单级功率因数变流器产生高电压开关应力的内在原因。提出了降低过高电压应力的几种方案, 并进行了电路分析和仿真实验。根据实验及电路分析结果, 串联电容充电、并联电容放电方案以及变压器绕组电压负反馈方案在降低开关管电压应力方面是二种优化的解决方案。

**关键词:** 电压应力; 功率因数; 变流器

中图分类号: TM74 文献标识码: A 文章编号: 0529-6579 (2002) 05-0034-04

功率因数校正电路在电力电子变换装置中的应用已取得了许多进展<sup>[1-5]</sup>。归纳而言, 基本上有三类实现功率变换的同时进行功率因数校正的电路拓扑, 即无源功率因数校正变流器, 有源双级功率因数校正变流器, 以及有源单级功率因数校正变流器, 它们分别如图 1 所示。

双级 PFC 电路由于每一级变换电路的控制相互独立, 因此, 可以分别对每一级电路参数进行优化设计, 这一方案的主要缺点在于成本的体积大和电路复杂。单级方案实现了将功率因数校正和功率变换共用一套电路的设计思想, 近几年来, 已有不少相关科技论文报道<sup>[2-6]</sup>。这种变流器的电路结构简单, 成本低, 虽然功率因数不如双级方案高, 但由于目前国际上有关交流电网的限制谐波电流的标准 (IEC1000-3-2 Class D) 中, 对 PF 值没有更严格要求, 因此单级方案基本上能满足要求。由于功率因数校正级与功率变换级共用一套开关管和控制电路, 控制电路只能保证输出电压的稳定, 功率因

数校正功能通常靠电路工作在电流断续模式下获得。因此, 尽管输出功率在一定周期里保持恒定, 但输出功率是一个周期性变化的量, 瞬时输入功率和输出功率不相等。这样, 两者之间必有一个储能电容作为缓冲, 这也使得变流器在只有一个功率开关管及储能电容值有一定限制的条件下, 平衡输入与输出功率的能力受到限制。单级方案中还存在储能电容电压过高的情况, 这在输入电压上升和负载下降时, 情况会更严重。这些因素的存在都阻碍了单级 PFC 变流器的应用和发展, 近年来为了使 AC/DC 变流器在满足电流谐波和功率因数标准的同时能够实现低成本、高性能, 对单级 PFC 变流器的需求也越来越紧迫, 在这篇论文中, 旨在研究单级 PFC 变流器产生高电压应力的内因, 进一步提出了降低电压应力的几种方案, 在寻求对降低高电压应力研究的基础上, 将有助于研究和开发出一批新的集成单级 PFC 变流器。

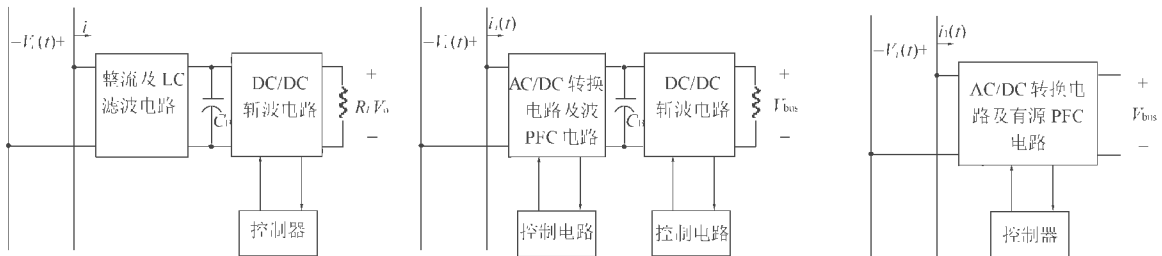


图 1 具有功率因数校正电路的 DC/DC 变流器

Fig. 1 DC/DC converters with PFC

\* 收稿日期: 2002-03-01

基金项目: 广东省自然科学基金资助项目 (010005)

作者简介: 高潮 (1958 年生), 男, 博士后; E-mail: linf@public.szptt.net.cn

# 1 单级 PFC 变流器产生高电压应力的机理

为了得到一般性的结论, 将图 1 (C) 所示单级 PFC 变流器用 2 个功能框结构表示, 即 PFC 方框及 DC/DC 方框, 在 2 个方框之间有一储能电容, 起着缓冲输入功率和整流输入电压波动的作用, 因此, 其主电路与图 1 (b) 相似, 差别在于 PFC 方框与 DC/DC 方框共用一个控制电路。在单级功率因数校正 (PFC) 变流器中, PFC 方框与 DC/DC 方框都存在 2 种工作模式, 即连续工作模式 (CCM) 和断续工作模式 (DCM)。于是, 整个电路包括 4 种工作状态, 连续 PFC+连续 DC/DC、连续 PFC+断续 DC/DC, 断续 PFC+连续 DC/DC、断续 PFC+断续 DC/DC。由于 PFC 级和 DC/DC 级共用一套开关管和控制电路, 我们期望控制电路在保证输入电压稳定的同时, PFC 级有一个良好的工作特性。

通常电流断续模式的 Boost 变流器在固定占空比下电流能自动跟随输入电压, 因此 PFC 级工作在断续状态可以得到较高的功率因数, 而为了提高交流器的效率, DC/DC 级一般采用电流连续工作模式, 于是, 断续 PFC+连续 DC/DC 工作模式在单级 PFC 方案中不失为理想的组合模式, 但另一方面, 由于这种组合模式而产生的高电压应力 ( $> 1\ 000\ V$ ), 阻碍了它开发和应用。图 2 清楚地表明了 PFC 级中输入功率与占空比, 以及 DC/DC 级中输出功率与空比的关系, 它也同时说明在输入功率与输出功率中存在不平衡的原因。通过分析和研究占空比与功率处理能力之间的关系, 就可以理解单级 PFC 方案中产生高电压应力的机理。

## 2 降低单级 PFC 变流器电压应力的几点方案

### 2.1 变频控制下断续 PFC 与连续 DC/DC 方案

这一方案的控制原理在于 PFC 级与 DC/DC 级的增益随不同参数的变化而变化, 前者与占空比相关, 后者取决于开关频率。因此, 当占空比恒定时工作在断续模式的 PFC 级, 其输入功率与开关频率成反比, 随着开关频率的增加, 输入与输出之间的不平衡功率减少, 实验证明这一方案能有效地解决电压应力问题。但它的不足之处在于随着负载波动范围的增大导致开关频率变化范围的加大。如当负载从满载向 10% 负载变化时, 为了维持电压不变, 开关频率将增加 10 倍。开关频率如此范围的变化, 将对磁性元件的优化设计造成巨大困难。

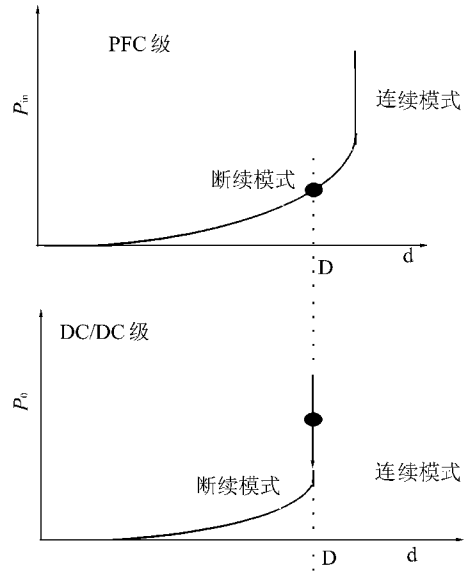


图 2 输入/输出功率与占空比的关系  
Fig 2 Relationship between the input power, output power, and duty cycle

### 2.2 双框工作于同一模式方案

双框工作于同一模式时, 例如均工作于断续模式或连续模式, 将不会出现由于输入与输出功率不平衡而引起的电压上升的情况。这是因为随着负载的减小, 使得输入功率随着输出功率的减小而减小。于是在两个方框之间不会存在功率不平衡问题。图 3 为由双反激式电路构成的一个集成单级 PFC 变流器, 其中的 PFC 功能方框由 EMI 滤波电路, 桥式整流电路、变压器  $T_1$ 、功率器件 S、二极管 D、以及储能电容  $C_B$  组成。而 DC/DC 功能框由功率器件 S、二极管  $D_2$  和  $D_3$ 、变压器  $T_2$  以及输出电容  $C_f$  构成。根据输入输出功率平衡条件, 即可得到储能电容  $C_B$  上的电压  $V_B$ 。以下给出具体分析过程。

双框工作于断续模式情况。在理想条件下即  $C_B$ 、 $C_f$  足够大, 电路无损耗, 可得到功率平衡方程

$$P_{in} = P_{PFC} = P_{DC} = P_o \quad (1)$$

设整流输入电压在开关周期内为一常值, 则电感  $L_1$  平均电流值为:

$$i_{L1A}(t) = \frac{v_{in}(t)D^2}{2L_1f_s} \quad (2)$$

(2) 式中,  $D$  为占空比,  $f_s$  是开关频率,  $v_{in}(t) = V_{in}\sin\omega t$ 。于是, 在半个周期中的平均输入功率  $P_{in}$  为瞬时输入功率  $P_{in}$  的积分:

$$P_{in} = P_{PFC} = \frac{2}{T_L} \int_0^{T_L/2} P_{in}(t) dt = \frac{v_{in}^2(t)D^2}{4L_1f_s} \quad (3)$$

(3) 式的积分中

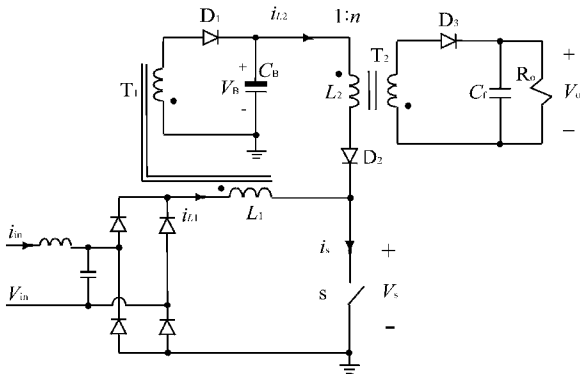


图 3 由双反激电路构成的单级 PFC 变流器

Fig. 3 Single-stage converter consisted of two flyback converters

$$P_{in}(t) = i_{L_1} A(t) v_{in}(t) = \frac{v_{in}^2(t) D^2}{2L_1 f_s} \quad (4)$$

根据反激式变流器的工作机理, 可得到输出电压为:

$$V_o = V_B D \sqrt{\frac{R_o}{2L_2 f_s}} \quad (5)$$

于是, 变流器的输出功率  $P_o$  为:

$$P_{DC} = P_o = \frac{V_o^2}{R_o} = \frac{V_B^2 D^2}{2L_2 f_s} \quad (6)$$

根据功率平衡条件, 即可求得电容电压  $V_B$  为

$$V_B = V_{in} \sqrt{\frac{L_2}{2L_1}} \quad (7)$$

(7) 式表明, 电容电压  $V_B$  取决于 2 个电感  $L_2$  与  $L_1$  的比值, 以及交流输入电压峰值, 而与输出负载无关。因此, 通过对电感  $L_2$  与  $L_1$  比值的合理设计, 即可避免高电压应力的产生。

### 2.3 串联充电并联放电方案

将 Boost 电路与正激变换器电路相结合, 同时再增加一个变压器绕组以及将储能电容  $C_B$  一分为二, 即可构成如图 4 所示电路拓扑。

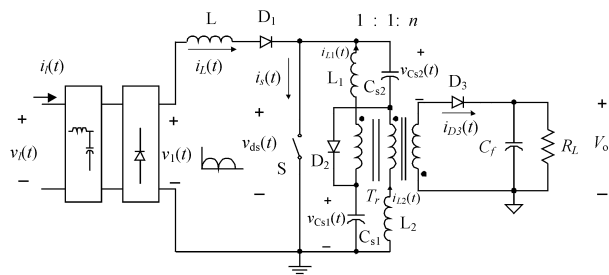


图 4 低电压应力的单级 PFC 变流器

Fig. 4 A single-stage converter with low capacitor voltage

电路的工作原理是: 当功率开关 S 断开时,  $C_{B1}$  与  $C_{B2}$  经由二极管  $D_2$  形成串联充电状态, 而当

S 闭合时, 二极管  $D_2$  关断, 则  $C_{B1}$ 、 $C_{B2}$  分别经变压器的 2 个原边绕组放电。于是, 储能电容的电压就减小为原来的一半。假设元件是理想的, 且  $L_1 = L_2$ , 则在稳态时可计算出电容电压  $V_B$ 。

对于图 4 所示电路, 为了开发一些新的电路拓扑, 进一步可以推广到一般性结论, 即用  $N$  个电容组成  $N$  个串联充电和  $N$  个并联放电结构, 这样可进一步减小电容上的电压应力<sup>[6]</sup>。

图 5 表示了串联充电并联放电情况下电容电压与输入电压、输出功率之间计算机仿真曲线。从图 5 中可看出, 电容电压可控制在 250 V 以内。这有利于变流器参数的优化设计。

### 2.4 变压器绕组电压反馈方案

将断续模式的 Boost 电路与反激型 DC/DC 变换器电路相结合, 并从反激变换器的变压器中增加一线圈  $N_3$ , 使  $N_3$  与 Boost 电路中的电感  $L$  串联, 这就形成了电压反馈方案。当 Boost 电路中的电感充电时, 变压器绕组  $N_3$  将反馈电容电压, 并且反馈时间的长短取决于电容电压的在小, 反馈的深度随电容电压的增加而增加。这样, 输入功率可以自动减小, 输入与输出功率之间的平衡关系可以得到保障, 因此, 电容电压将被限制在一个适当的范围内。并且, 变压器绕组  $N_3$  还起到向直流输出直接提供能量的作用, 这带来的附加好处是可以减小元件的比值范围和提高效率。变压器绕组电压反馈方案可以推广到其他任何形式的单级 PFC 变流器中, 只要 PFC 功能的实现是建立在断续模式的 Boost 电路基础上即可<sup>[2]</sup>。

$L=350 \mu H, L_1=L_2=80 \mu H, C_B=C=100 \mu F$   
 $\eta=0.33, P_o=50 W, V_o=50 V(DC)$

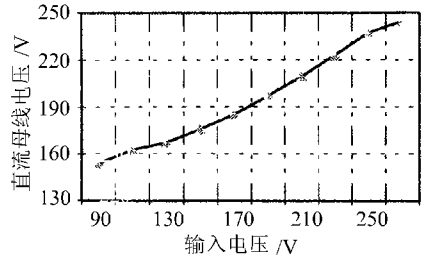


图 5 图 4 电路中母线电压与输入电压的仿真曲线

Fig. 5 Bus voltage stress @ line voltage for the converter of Fig. 4

## 3 结论

单级功率因数校正变流器中的高电压应力问题成为障碍它发展和应用的主要因素, 其根本原因在于变流器的输入功率与输出功率之间不平衡现

象。在这篇论文里, 通过对降低电压应力方案的探讨和研究, 将有助于推动单级 PFC 变流器的发展, 以及一些新的电路拓扑的开发和应用。比较该论文中介绍的几种方案, 可以得出以下结论: 对于方案 1, 即变频控制下断续 PFC 与连续 DC/DC 方案, 它的不利之处在于不能取得变流器磁性元件的优化设计; 对于方案 2, 即双框工作于同一模式方案, 这种方案可以应用于实际产品中, 但有一点需要注意, 由于双框均工作于断续模式, 变流器存在较高的传导损耗使得工作效率下降, 而对于双框均工作于连续模式, 存在功率因数较低以及输入电流畸变率较高的问题; 方案 3, 即串联充电并联放电方案, 这是一个非常好的解决方案, 能够取得比较满意的效果, 尽管需要再增加一个电容和一个二极管; 对于方案 4, 变压器绕组电压反馈方案, 这也是一个比较有效的解决方案, 它可以在保持输入电流谐波低于 IEC 标准的情况下, 尽可能地使电容电压降低。归结起来, 串联充电并联放电方案以及变压器绕组电压反馈方案是二种比较理想的降低单级 PFC 变流器电压应力的措施。

## 参考文献:

- [ 1 ] LUO S G, et al. Several schemes of alleviating bus voltage stress in single stage power factor correction converters[ M ] . PEDS' 00 Record, Ireland: 921—926.
- [ 2 ] QIAN J R, ZHAO Q, LEE F. Single-stage single-switch power factor corrector ( S4 PFC) AC/DC converters with DC bus voltage feedback for universal line application[ M ] . APEC' 98: 223—229.
- [ 3 ] KORNETZKY P, WEI H, ZHU G Y, et al. A single-switch Ac/Dc converter with power factor correction[ M ] . PESC' 97: 527—535.
- [ 4 ] REDL R, BALOGH L. Design consideration for single stage isolated power factor corrected power supplies with fast regulation of the output voltage[ M ] . APEC' 95: 454—458.
- [ 5 ] KORNETZKY P, WEI H, BATARSEH I. A novel one-stage power factor correction converter[ M ] . Conference Record IEEE—APEC' 97 : 251—258.
- [ 6 ] WEI H, ZHU G Y, BATARSEH I. Single-stage single-switch AC-DC power factor correction converter with low output voltage ( 3.3 V)[ M ] . ISCAC' 99, Orlando, 1999.

## Research of Alleviating Switch Voltage Stress in Single Stage PFC Converters

GAO Chao<sup>1</sup>, LUO Shi guo<sup>2</sup>

- (1. Automatic Engineering Department of Foshan Science & Technology University, Foshan 528000, Chian;
2. Electrical and Computer Engineering, Department of University of Central Florida, Orlando, FL32816, USA)

**Abstract:** High DC bus voltage stress is an important issue for the single stage PFC converters in application. The inherent reason of the high bus voltage stress of single stage power factor correction AC/DC converters is analyzed, and then, several possible resolving schemes are discussed, finally some of practical implementation circuit topologies are given. Theoretical analysis and simulation results show that the both series charging, parallel discharging capacitors scheme and bus voltage feedback method are deemed to be more viable than the other methods.

**Key words:** voltage stress; power factor; converter